國立中山大學 工學院 聯合專題競賽與展示
COLLEGE OF ENGINEERING, NSYSU

資訊工程學系
Department of Computer Science and Engineering

第 15 組：陳忠義、郭霖璟、羅世瑋 指導老師：江明朝 教授

一個RISC-V指令集的可視化仿真器與開發工具鏈

摘要

隨著時代與科技的進步，各種的指令集架構推陳出新，RISC-V作為一個開源指令集架構，對於核心指令集模組RV32I已有著完整的規範。

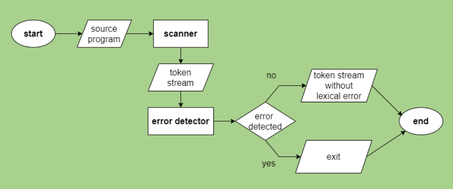
本專題設計一個RISC-V開發工具鏈，以及一個以Qt為基礎之圖形介面工具建立的仿真器。前者經過一系列可彈性修改的流程最終產生的ELF檔，後者將前者輸出的檔案在執行時轉換為可視化的介面，讓使用者知道一個程式執行時背後的運行狀況。

動機

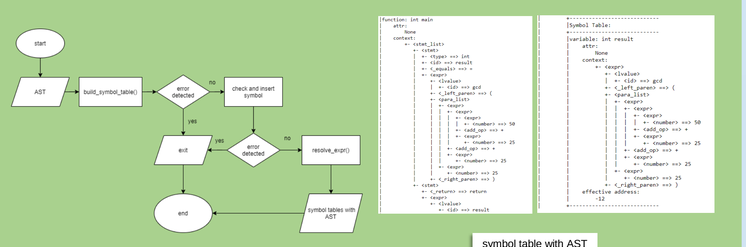
一般家用電腦多為x86架構複雜指令集，不定長眾多指令較不易學習，所以在學習組合語言大多使用ARM或RISC-V等精簡指令集。但是這些指令集撰寫的組合語言無法直接在x86機器上運行，因此便需要仿真器來模擬運行不同架構的可執行檔。

在本報告中，透過分析開源的簡易編譯器以及簡易RISC-V仿真器，研究其優點及缺點，從原始碼到可執行檔過程的解析，來決定本次研究所要做出的開發工具鏈與仿真器所需要和可以進行改進的功能。

架構與流程

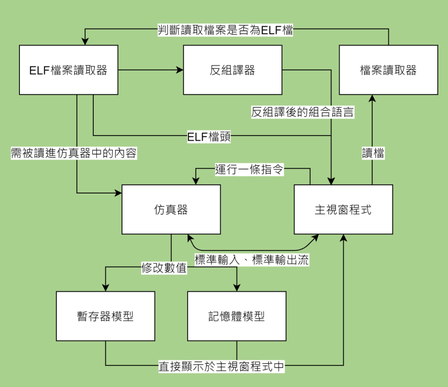


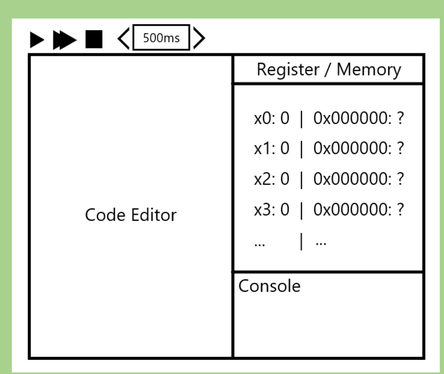
scanner



parser

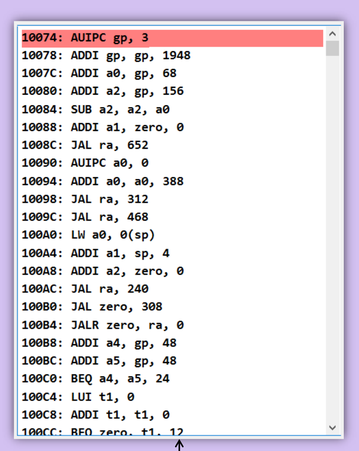
symbol table with AST

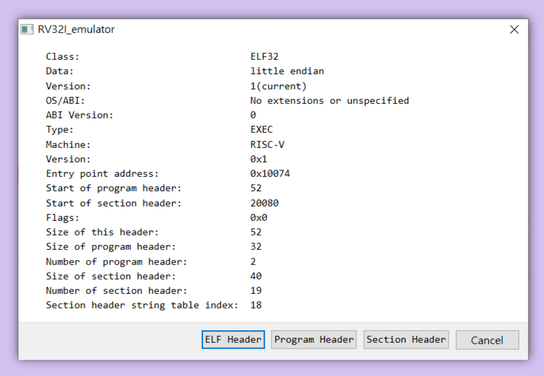


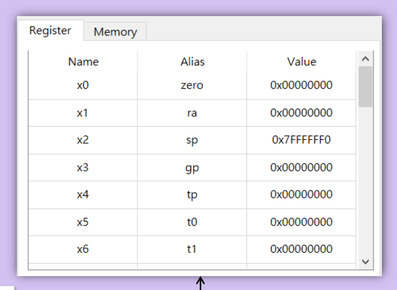


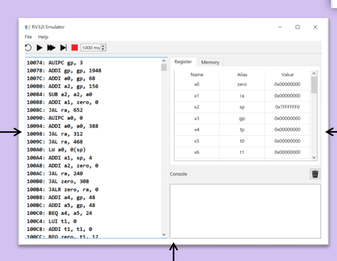
Emulator

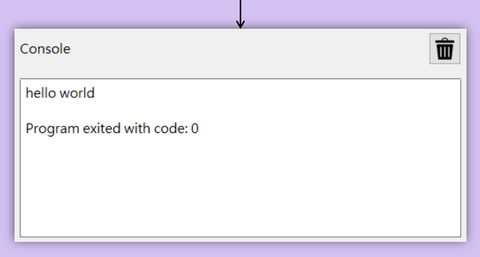
成果展示

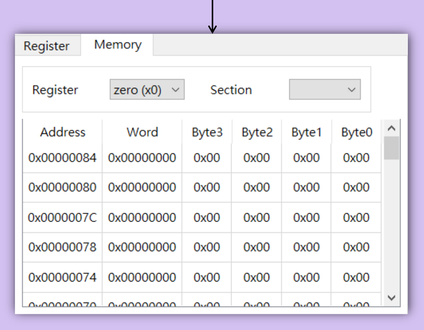












未來與展望

在開發工具鏈中，一方面並沒有完全支援一開始定義的語法；另一方面僅達到RISC-V組合語言程式碼的生成，而沒有產生物件檔與可執行檔，二進位檔的輸出與連結目前仰賴GNU開發工具鏈的組譯器。另外，目前生成的程式碼中，運算部分採用暫存器與堆疊機器混合運行，預計在暫存器分配上做改善。以上問題修正完畢後，期望加入常數摺疊與迴圈最佳化等無關行為而是強化效能的功能。

而仿真器目前僅有初步且簡單的功能，如read、 write與exit系統指令，未來預計添加更多的系統指令。此外，也預計加入對於直接編寫組合語言並能夠在此仿真器上執行，使組合語言與可執行檔的運行能夠更容易被理解。